

BB

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-237437

(43)公開日 平成6年(1994)8月23日

(51)Int.Cl.⁵
 H 04 N 5/93
 G 11 B 20/10
 20/18 101 Z 9074-5D
 H 04 N 5/92

識別記号 庁内整理番号
 Z 4227-5C
 E 7736-5D
 H 4227-5C

F I

技術表示箇所

審査請求 未請求 請求項の数7 FD (全17頁)

(21)出願番号 特願平5-34557

(22)出願日 平成5年(1993)1月29日

(31)優先権主張番号 特願平4-355557

(32)優先日 平4(1992)12月18日

(33)優先権主張国 日本 (JP)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 藤波 靖

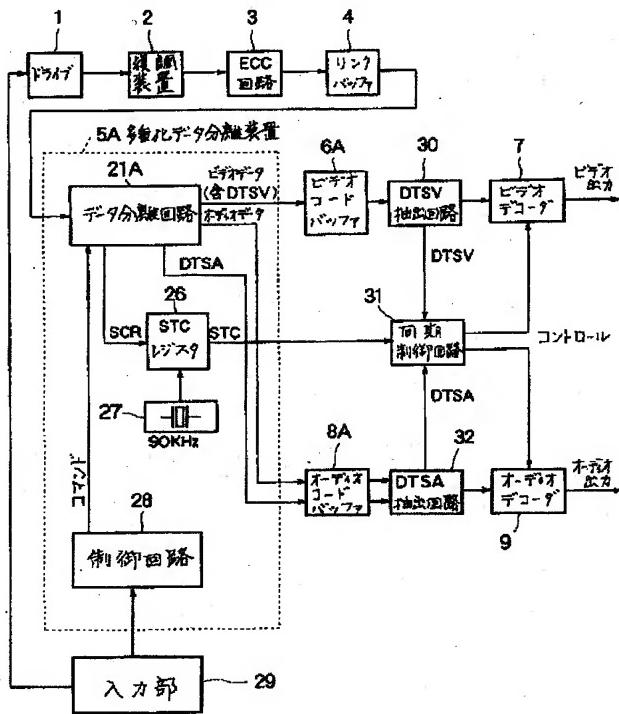
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74)代理人 弁理士 稲本 義雄

(54)【発明の名称】 データ再生装置

(57)【要約】

【目的】 同期エラーの検出および修正を容易にする。
 【構成】 DTSV回路30は、ビデオデータと、ビデオデコーダ7がデコードを開始する時刻を示すDTSVとを含む入力データから、ビデオデコーダ7の直前（またはその内部）において、DTSVを抽出する。同期制御回路31は、DTSV抽出回路30から供給されるDTSVと、STCレジスタ26から供給される現在時刻STCとを比較し、比較結果に基づいてビデオデコーダ7を制御する。



【特許請求の範囲】

【請求項1】 ビデオデータをデコードするビデオデコード手段と、前記ビデオデータと、前記ビデオデコード手段がデコードを開始する時刻を示すビデオタイミングデータとを含む入力データから、前記ビデオデコード手段の直前または内部において、前記ビデオタイミングデータを抽出するビデオタイミングデータ抽出手段と、基準タイミング信号を発生するタイミング手段と、前記ビデオタイミングデータ抽出手段によって抽出されたビデオタイミングデータと前記基準タイミング信号とを比較し、比較結果に基づいて前記ビデオデコード手段を制御する同期制御手段とを備えることを特徴とするデータ再生装置。

【請求項2】 オーディオデータをデコードするオーディオデコード手段と、前記オーディオデータと、前記オーディオデコード手段がデコードを開始する時刻を示すオーディオタイミングデータとを含む入力データから、前記オーディオデコード手段の直前または内部において、前記オーディオタイミングデータを抽出するオーディオタイミングデータ抽出手段とをさらに備え、前記同期制御手段が、前記オーディオタイミングデータ抽出手段によって抽出されたオーディオタイミングデータと前記基準タイミング信号とを比較し、比較結果に基づいて前記オーディオデコード手段を制御することを特徴とする請求項1記載のデータ再生装置。

【請求項3】 前記同期制御手段が、前記ビデオタイミングデータ抽出手段によって抽出されたビデオタイミングデータと前記オーディオタイミングデータ抽出手段によって抽出されたオーディオタイミングデータとを比較し、比較結果に基づいて前記ビデオデコード手段または前記オーディオデコード手段を制御することを特徴とする請求項2記載のデータ再生装置。

【請求項4】 ビデオデータをデコードするビデオデコード手段と、オーディオデータをデコードするオーディオデコード手段と、一時停止指令およびその解除に応じて、前記ビデオデコード手段および前記オーディオデコード手段のデコーディングを停止させ進行させる制御手段とを備えることを特徴とするデータ再生装置。

【請求項5】 ビデオデータおよびオーディオデータを記憶し、これらのデータを読み出すドライブ手段と、ビデオデータをデコードするビデオデコード手段と、オーディオデータをデコードするオーディオデコード手段と、前記ビデオデコード手段および前記オーディオデコード手段のデコーディングを一時停止させ、前記ドライブ手段にデータの再読み出しを行わせる制御手段とを備える

ことを特徴とするデータ再生装置。

【請求項6】 前記ビデオデコード手段および前記オーディオデコード手段のデコーディングタイミングの基準となる基準タイミング信号を発生するタイミング手段をさらに備え、前記制御手段は、前記タイミング手段を制御することにより、前記ビデオデコード手段および前記オーディオデコード手段のデコーディングを一時停止させることを特徴とする請求項5記載のデータ再生装置。

【請求項7】 データ供給側においてエラーが発生した場合に、データ消費側を一時停止状態にし、データ供給側にデータ供給の再試行を行わせることを特徴とするデータ再生方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、例えば光ディスクに時分割多重して記録されているビデオデータとオーディオデータを再生する場合に用いて好適なデータ再生装置に関する。

【0002】

【従来の技術】 図6は、従来のデータ再生装置の一例の構成を示すブロック図である。ドライブ1は、内蔵する光ディスクに記録されているデータを再生する。この光ディスクには、ビデオデータとオーディオデータとが時分割多重されて記録されている。ドライブ1より出力された再生データは、復調装置2に供給され、復調される。ECC回路3は、復調装置2が outputするデータの誤り検出訂正をおこない、リングバッファ4に供給する。リングバッファ4は、供給されたデータを所定量蓄積した後、多重化データ分離装置5に出力する。

【0003】 多重化データ分離装置5は、リングバッファ4より供給されたデータからビデオデータとオーディオデータとを分離すると共に、タイミングデータとしてのSCR (System Clock Reference) と、ビデオ用DTS (Decoding Time Stamp) (DTSV) と、オーディオ用DTS (DTSA) のとを分離するデータ分離回路21を有している。

【0004】 ビデオデータは、ビデオコードバッファ6 (FIFO) に供給される。オーディオデータは、オーディオコードバッファ8 (FIFO) に供給される。また、SCRはSTCレジスタ26に供給され、ここに記憶される。そして、STCレジスタ26はクロック発生回路27が outputする90kHzの周波数のクロックをカウントし、この記憶値をインクリメントして、STC (System Time Clock) を生成する。

【0005】 DTSVとDTSAは、それぞれDTSVレジスタ22とDTSAレジスタ24に供給され、記憶される。そして、このDTSVレジスタ22とDTSAレジスタ24に記憶されたデータは、比較器23と25

にそれぞれ供給され、STCレジスタ26が outputするSTCと比較される。制御回路28は、例えばCPU等により構成され、入力部29より使用者の操作に対応して入力される指令に基づきデータ分離回路21を制御する。

【0006】ビデオコードバッファ6に記憶されたビデオデータは、読み出されてビデオデコーダ7に供給される。そして、ビデオデコーダ7によりデコードされ、生成されたビデオ信号が、図示せぬ回路に出力される。このビデオデコーダ7には、比較器23が outputするビデオデコードスタート信号が供給される。

【0007】同様に、オーディオコードバッファ8より出力されたデータがオーディオデコーダ9に供給され、ここでデコードされる。このオーディオデコーダ9には、比較器25の出力がオーディオデコードスタート信号として供給される。

【0008】次に、図6の従来例の動作について、図8のタイミングチャートを参照して説明する。入力部29を操作して再生の開始を指令すると、ドライブ1は、内蔵する光ディスクに記録されているデータを再生させる。ドライブ1より出力された再生データは、復調装置2に供給され、復調された後、ECC回路3に供給されて誤り検出訂正の処理が施される。この処理が施されたデータは、リングバッファ4を介して、多重化データ分離装置5のデータ分離回路21に供給される。

【0009】この多重化データ分離装置5に供給されるデータのフォーマットは、例えば図7に示すように規定されている。このフォーマットは、MPEG (ISO11172) の多重化ビットストリームとして規定されているものである。同図に示すように、多重化ビットストリームは1つ以上のパック (PACK) で構成される。そして、各パックは1つ以上のパケット (PACKET) で構成される。パックの先頭には、パックヘッダ (PACK HEADER) が配置され、このパックヘッダにはパックの開始点を示すパックスタートコード (PACK START CODE) 、SCRおよびMUX RATEが配置されている。SCRは、その最後のバイトが多重化データ分離装置5に入力される時刻を表わしている。MUX RATEは、転送レートを示すものである。

【0010】図7の例においては、パックヘッダの次にビデオパケット (VIDEO PACKET) と、オーディオパケット (AUDIO PACKET) が配置されている。これらのパケットの先頭にもパケットヘッダが配置され、このパケットヘッダは、ビデオまたはオーディオのパケットの開始点を表すビデオパケットスタートコード (VIDEO PACKET START CODE) またはオーディオパケットスタートコード (AUDIO PACKET START CODE) と、ビデオまたはオーディオデータのデコードの開始時刻を

示すDTSVまたはDTSAが配置されている。そして、この各パケットヘッダの次に、ビデオデータあるいはオーディオデータが配置されている。

【0011】なお、これらSCR、DTS (DTSVまたはDTSA) などのタイミングデータは、90kHzの周波数のクロックのカウント値で表わされ、33ビットの有効数字を有している。

【0012】データ分離回路21は、制御回路28に制御され、リングバッファ4より供給されるデータからビデオデータとオーディオデータを分離し、それぞれビデオコードバッファ6とオーディオコードバッファ8に供給するとともに、SCR、DTSVおよびDTSAをそれぞれ分離し、それぞれSTCレジスタ26、DTSVレジスタ22およびDTSAレジスタ24に供給し、記憶させる。

【0013】STCレジスタ26は、SCRを記憶し、以後クロック発生回路27が outputするクロックをカウントし、クロックに対応して記憶値をインクリメントする。このSTCレジスタ26の記憶値は、内部時刻 (STC) として比較器23と25に供給される。

【0014】SCRは、リングバッファ4より多重化データ分離装置5にデータが供給され、ディマルチプレクスが開始される時刻に対応している。即ち、図6のタイミングチャートにおける時刻 t_1 に対応している。従って、STCレジスタ26は、この時刻 t_1 からの時刻データ (現在時刻) を比較器23および25の一方の入力に出力することになる。

【0015】DTSVレジスタ22は、ビデオデコーダ7がデコードを開始する時刻DTSVを比較器23の他方の入力に供給する。比較器23は、STCレジスタ26が outputする現在時刻が、DTSVレジスタ22が outputするデコード開始時刻に一致したとき (図8における時刻 t_2 において) 、ビデオデコードスタート信号をビデオデコーダ7に出力する。ビデオデコーダ7は、このビデオデコードスタート信号が inputされたとき、ビデオコードバッファ6に書き込まれていたビデオデータを1フレーム分読み出し、デコードを開始する。

【0016】なお、図8において、直線Aはビデオコードバッファ6へのデータの書き込み状態を示しており (その傾きは、書込転送レートを表わしている) 、折線Bはビデオコードバッファ6よりビデオデコーダ7がデータを読み出す状態を示している。従って、ビデオコードバッファ6には、図中、影を付して示した範囲にデータが残っていることになる。ビデオコードバッファ6の記憶容量は、直線Aと直線Cの垂直方向の距離で表される。

【0017】ビデオデコーダ7は、ビデオデコードスタート信号が供給されるとデコードを開始し、デコードが完了した時点において、即ちデコード開始後ビデオデコードディレイ (VIDEO_DECODE_DELAY)

Y) の時間が経過したタイミングにおいて、ビデオ垂直同期信号を発生し、これに続けてビデオ信号を出力する。即ち、デコード開始後、ビデオデコードディレイの時間が経過した後、表示が開始されることになる。

【0018】同様にして、比較器25は、STCレジスタ26が出力する現在時刻が、DTSAレジスタ24が出力するオーディオデータのデコード開始時刻に一致したとき、オーディオデコードスタート信号を出力する。オーディオデコーダ9は、このオーディオデコードスタート信号が入力されたとき、オーディオコードバッファ8よりデータを読み出し、デコードの処理を開始する。そして、デコード処理の結果、生成されたオーディオ信号を図示せぬ回路に出力する。

【0019】

【発明が解決しようとする課題】図6の従来のデータ再生装置においては、上述のようにビデオデコーダ7とオーディオデコーダ9の同期関係の設定が、再生開始時に1回だけ行われるだけであった。また、DT Sデータは多重化データ分離装置5で分離されてしまうため、ビデオデコーダ7とオーディオデコーダ9では同期エラーを知ることは難しかった。

【0020】具体的な同期エラーの原因の大きなものは、読み出したデータのエラーレートが高く、ECC回路3において訂正不能と判断された場合である。この時データエラーによる同期エラーが発生する。

【0021】図9を参照し、ECC回路3における訂正不能による同期のずれについて説明する。図9(a)は、デコーダ7に入力されるビデオビットストリームを示す。ここではP12、B11、P14、B13、I1、B0、P3、B2...という順番ピクチャが並んでいる。なお、IはIピクチャを、PはPピクチャを、BはBピクチャを示す。I、PおよびPピクチャについては、特願平4-163647号を参照されたい。また、数字はテンポラルリファレンスを示す。テンポラル・リファレンスとはGOPの頭から表示順で数えたピクチャの番号である。MPEGの規格ではGOPの先頭で0にクリアされると定義されている。

【0022】エラーのない場合には、図9(a)のビットストリームがデコードされて、図9(b)の様に出力される。しかし、例えば、図9(c)のビットストリーム中のXの部分に訂正不能エラーが生じ、P14のピクチャヘッダが失われてしまうと、ビデオデコーダ7はP14の存在を知ることができないので、図9(d)の様にデコードされ、この結果、図9(e)の様に出力される。なお、この例ではビデオデコードディレイは無視している。

【0023】テンポラルリファレンスは、次のGOPの先頭で0にリセットされてしまうので、ビデオデコーダ7は当該GOPに14枚目が存在したことは知ることが出来ない。これによりビデオデコーダ7はオーディオデ

コーダ9に対して1ピクチャ分早まってしまったことになる。

【0024】また、前述のように、DT Sデータは、多重化データ分離装置5で分離されてしまうため、ビデオコードバッファ6に入力されたビデオデータおよびオーディオコードバッファ8に入力されたオーディオデータの再同期は構造的に困難であり、各コードバッファをクリアしてから再同期を行う等の処理が必要であった。

【0025】再同期の必要な例として、図10を参照して、一時停止(ポーズ)状態を説明する。図10(a)は、通常再生した場合のビデオデータとオーディオデータとの同期関係を示す。一般的に、ビデオデータのアクセスユニット(ここではピクチャ1枚)とオーディオデータのアクセスユニット(ここでは512サンプル)の長さは異なっており、倍数の関係にもないため、同期関係は刻々と変化している。ここではP14の出力開始時刻とA10の出力開始時刻の差(t d)に注目する。

【0026】図10(b)に示すように、B13を出力中に、ユーザからポーズが指令された場合(つまり入力部29のポーズボタンが押された場合)、ビデオデータとしてポーズが解除されるまでB13が出力される。この時オーディオはミュートされる。そして、図10

(c)に示すタイミングでポーズの解除が行われると、ビデオデータは次のフレームからP14以降が出力され、正常動作に復帰する。オーディオデータは、P14の出力開始から(t d)後に、A10の出力を開始する必要がある。

【0027】しかし、図6に示す従来例においては、ポーズを解除する時刻においてP14およびA10は、既にタイミング情報(DTS)と分離された後、ビデオコードバッファ6あるいはオーディオコードバッファ8に入力されており、両者のタイミング差(t d)を知ることは困難であった。

【0028】ポーズすなわち一時停止の原因は、ユーザからの指令が一般的であるが、メディアの訂正不能エラーに対応するために、デコードシステムをポーズすることも考えられる。すなわち、図6において、衝撃等の影響によりドライブ1のピックアップサーボが乱れ、これによりデータ再生に不具合が生じたとする。この場合、復調装置2を経て、ECC回路3においてエラーが検知される。衝撃等の影響によるエラーの場合、メディア上の同一箇所を再度読み出せば、言い換えればリトライを行えば、正しいデータを得ることが出来る。

【0029】しかし、一般的にリトライには時間がかかり、例えばドライブ1がCD-ROMだとした場合、ディスクの同じ位置が来るまでに、最大300ミリ秒程度かかるてしまう。このため、単にドライブ1に対してリトライを指令した場合、データの供給は最大300ミリ秒程度中断するが、データの消費は普通通り行われてしまうため、リングバッファ4、ビデオコードバッファ

6、オーディオコードバッファ8の何れか、あるいは全てがアンダーフローしてしまう可能性がある。

【0030】本発明の第1の目的は、同期エラーの検出および修正が容易なデータ再生装置を提供することにある。

【0031】本発明の第2の目的は、一時停止後のビデオデータとオーディオデータとの同期の回復を容易にすることにある。

【0032】本発明の第3の目的は、データ再読み出しすなわちリトライによるアンダーフローの発生を防止することにある。

【0033】

【課題を解決するための手段】本発明の第1のデータ再生装置は、ビデオデータをデコードするビデオデコード手段（例えば、図1のビデオデコーダ7）と、ビデオデータと、ビデオデコード手段がデコードを開始する時刻を示すビデオタイミングデータとを含む入力データから、ビデオデコード手段の直前または内部において、ビデオタイミングデータを抽出するビデオタイミングデータ抽出手段（例えば、図1のDTSV抽出回路30）と、基準タイミング信号を発生するタイミング手段（例えば、図1のSTCレジスタ26）と、ビデオタイミングデータ抽出手段によって抽出されたビデオタイミングデータと基準タイミング信号とを比較し、比較結果に基づいてビデオデコード手段を制御する同期制御手段（同期制御回路31）とを備えることを特徴とする。

【0034】本発明の第1のデータ再生装置は、さらに、オーディオデータをデコードするオーディオデコード手段（例えば、図1のオーディオデコーダ9）と、オーディオデータと、オーディオデコード手段がデコードを開始する時刻を示すオーディオタイミングデータとを含む入力データから、オーディオデコード手段の直前または内部において、オーディオタイミングデータを抽出するオーディオタイミングデータ抽出手段（例えば、図1のDTSA抽出回路32）とを備え、同期制御手段が、オーディオタイミングデータ抽出手段によって抽出されたオーディオタイミングデータと基準タイミング信号とを比較し、比較結果に基づいてオーディオデコード手段を制御することができる。

【0035】本発明の第1のデータ再生装置は、同期制御手段が、ビデオタイミングデータ抽出手段によって抽出されたビデオタイミングデータとオーディオタイミングデータ抽出手段によって抽出されたオーディオタイミングデータとを比較し、比較結果に基づいてビデオデコード手段またはオーディオデコード手段を制御するようにもできる。

【0036】本発明の第2のデータ再生装置は、ビデオデータをデコードするビデオデコード手段（例えば、図4のビデオデコーダ7）と、オーディオデータをデコードするオーディオデコード手段（例えば、図4のオーデ

ィオデコーダ9）と、一時停止指令およびその解除に応じて、ビデオデコード手段およびオーディオデコード手段のデコーディングを停止させ進行させる制御手段（例えば、図4の制御回路28A）とを備えることを特徴とする。

【0037】本発明の第3のデータ再生装置は、ビデオデータおよびオーディオデータを記憶し、これらのデータを読み出すドライブ手段（例えば、図4のドライブ1）と、ビデオデータをデコードするビデオデコード手段（例えば、図4のビデオデコーダ7）と、オーディオデータをデコードするオーディオデコード手段（例えば、図4のオーディオデコーダ9）と、ビデオデコード手段およびオーディオデコード手段のデコーディングを一時停止させ、ドライブ手段にデータの再読み出しを行わせる制御手段（例えば、図4のオーディオデコーダ9）とを備えることを特徴とする。

【0038】本発明のデータ再生方法は、データ供給側においてエラーが発生した場合に、データ消費側を一時停止状態にし、データ供給側にデータ供給の再試行を行わせることを特徴とする。

【0039】

【作用】上記構成の本発明の第1のデータ再生装置においては、ビデオデータと、ビデオデコード手段がデコードを開始する時刻を示すビデオタイミングデータとを含む入力データから、ビデオデコード手段の直前または内部において、ビデオタイミングデータが抽出され、抽出されたビデオタイミングデータと基準タイミング信号とが比較される。従って、ビデオデコード手段の直前まで、ビデオデータとビデオタイミングデータとの時間関係が保存されるから、ビデオデコーディングの同期が容易に確保される。

【0040】また、上述のオーディオデコード手段およびオーディオタイミングデータ抽出手段を備える場合には、オーディオデータと、オーディオデコード手段がデコードを開始する時刻を示すオーディオタイミングデータとを含む入力データから、オーディオデコード手段の直前または内部において、オーディオタイミングデータが抽出され、抽出されたビデオタイミングデータと基準タイミング信号とが比較され、オーディオデコード手段の直前まで、オーディオデータとオーディオタイミングデータとの時間関係が保存されるから、オーディオデコーディングの同期が容易に確保される。

【0041】すなわち、ビデオタイミングデータ抽出手段によって抽出されたビデオタイミングデータと基準タイミング信号とを比較し、あるいは、オーディオタイミングデータ抽出手段によって抽出されたオーディオタイミングデータと基準タイミング信号とを比較することにより、どの程度の同期エラーが発生したかを正確に知ることができ、比較結果に基づいてビデオデコード手段またはオーディオデコード手段を制御することにより、同

期エラーを修正できる。

【0042】また、ビデオタイミングデータ抽出手段によって抽出されたビデオタイミングデータとオーディオタイミングデータ抽出手段によって抽出されたオーディオタイミングデータとを比較することにより、どの程度の同期エラーが発生したかを正確に知ることができ、比較結果に基づいてビデオデコード手段またはオーディオデコード手段を制御することにより、同期エラーを修正できる。

【0043】さらに、ビデオデコード手段の前段に、ビデオデータを記憶するビデオバッファ（例えば、図1のビデオコードバッファ6A）が設けられる場合には、ビデオタイミングデータと基準タイミング信号との比較することにより、ビデオバッファのアンダーフロー／オーバーフローの状態を知ることが可能であり、オーディオデコード手段の前段に、オーディオデータを記憶するオーディオバッファ（例えば、図1のオーディオコードバッファ8A）が設けられる場合には、オーディオタイミングデータと基準タイミング信号との比較することにより、オーディオバッファのアンダーフロー／オーバーフローの状態を知ることが可能である。

【0044】本発明の第2のデータ再生装置においては、一時停止指令およびその解除に応じて、ビデオデコード手段およびオーディオデコード手段のデコーディングが停止させられ進行させられる。従って、一時停止後のビデオデータとオーディオデータとの同期の回復が容易となる。

【0045】本発明の第3のデータ再生装置においては、ビデオデコード手段およびオーディオデコード手段のデコーディングが一時停止させられて、ドライブ手段によるデータの再読み出しが行われる。従って、データ再読み出しすなわちリトライによるアンダーフローの発生を防止することができる。

【0046】本発明のデータ再生方法においては、データ供給側においてエラーが発生した場合に、データ消費側が一時停止状態となり、データ供給側がデータ供給の再試行を行う。従って、データ供給の再試行によるアンダーフローの発生を防止することができる。

【0047】

【実施例】図1は、本発明のデータ再生装置の一実施例の構成を示すブロック図であり、図4の従来例と対応する部分には同一の符号を付してある。この実施例においては、多重化データ分離装置5Aには、データ分離装置21A、STCレジスタ26、クロック発生回路27、および制御回路28が設けられている。

【0048】データ分離回路21Aは、FIFOからなるビデオコードバッファ6Aに、ビデオデータおよびDTSV情報を両者が多重化されたままの状態で供給する。データ分離回路21Aは、FIFOからなるオーディオコードバッファ8Aに、オーディオデータとDTS

A情報を、両者が分離された状態で供給する。オーディオコードバッファ8Aにおいては、入力されたオーディオデータとDTSA情報の時間関係が保存される。

【0049】ビデオコードバッファ6Aの出力は、DTSV抽出回路30に入力される。DTSV抽出回路30は、ビデオデータとDTSV情報を分離し、ビデオデータをビデオデコーダ7に供給される。ビデオデータは、ビデオデコーダ7によりデコードされ、生成されたビデオ信号が、図示せぬ回路に出力されるように構成されている。

【0050】同様に、オーディオコードバッファ8Aのオーディオデータ出力およびDTSA出力はDTSA抽出回路32に入力される。DTSA抽出回路32は、オーディオデータとDTSA情報を分離し、オーディオデータはオーディオデコーダ9に供給され、ここでデコードされ、生成されたオーディオ信号が、図示せぬ回路に出力されるように構成されている。

【0051】他方、DTSV抽出回路30によってビデオデータと分離されたDTSV情報、およびDTSA抽出回路32によってオーディオデータと分離されたDTSA情報は同期制御回路31に入力される。

【0052】同期制御回路31は、入力されたDTSV情報およびDTSA情報とSTCレジスタ26から供給されているSTCの値を比較し、その結果によってビデオデコーダ7およびオーディオデコーダ9を制御する。

【0053】なお、図1中、ドライブ1、復調装置2、ECC回路3、リングバッファ4、制御回路28および入力部29の構成は、図4の従来例と同様である。

【0054】次に、図1の実施例の動作について説明する。入力部29を操作して再生の開始を指令すると、ドライブ1が内蔵する光ディスクから再生したデータが復調装置2に供給され、復調される。この復調データはECC回路3において、誤り検出訂正の処理が施された後、リングバッファ4を介してデータ分離回路21Aに供給される。

【0055】データ分離回路21Aは、制御回路28に制御され、リングバッファ4より供給されるデータからビデオデータおよびオーディオデータを分離し、それぞれビデオコードバッファ6Aとオーディオコードバッファ8Aに供給する。また、データ分離回路21Aは、SCRおよびDTSAを分離し、それぞれ、STCレジスタ26およびオーディオコードバッファ8Aに供給し記憶させる。

【0056】STCレジスタ26は、SCRを記憶し、以後クロック発生回路27が outputする90kHzのクロックをカウントし、クロックに対応して記憶値をインクリメントする。このSTCレジスタ26の記憶値は、内部時刻(STC)として同期制御回路31に供給される。

【0057】ビデオのデコード開始時刻を示すDTSV

は、データ分離回路21Aでは分離せず、ビデオコードバッファ6Aに供給する。具体的には、DTSVを含むパケットヘッダを分離せずにおく。パケットヘッダ中のパケットスタートコード(図5参照)はビデオデータ中でもユニークなので、後段で抽出することが出来る。

【0058】オーディオのデコード開始時刻を示すDTSAは、データ分離回路21Aで分離され、オーディオデータとは別個にオーディオコードバッファ8に供給される。MPEGオーディオや、リニアPCMではパックスタートコードと同じビット列が発生する可能性があるため、ビデオ系で採用している簡易な方法が使えない。このため、データ分離回路21Aで一度分離し、オーディオコードバッファ8Aにオーディオデータとは別個に供給する。

【0059】オーディオコードバッファ8Aは、入力されたDTSAとそれに続くオーディオデータとの時間関係を保存し、DTSA抽出回路32に供給する。具体的には、例えば、図2に示すように、オーディオコードバッファ8Aに、オーディオデータおよびDTSAが記憶されるコードバッファ本体部の外に1ビットのフラグビット領域を設け、このフラグビットによりオーディオデータすなわちコードデータか、DTSAかを示すようにしておく。図2の例では、フラグビットが0であるときにはオーディオデータであることを示し、フラグビットが1であるときにはDTSAであることを示している。このような構成を取ることにより、オーディオデータとDTSAを区別したまま、時間関係を保存できる。

【0060】次に、図1の実施例におけるデコードスタート動作について説明する。ビデオコードバッファ6Aに入力されたビデオデータとDTSVは、DTSV抽出回路30に入力され、DTSVは、同期制御回路31に、ビデオデータは、ビデオデコーダ7に、それぞれ、供給される。同様にオーディオコードバッファ8Aに入力されたオーディオデータとDTSAは、DTSA抽出回路32に入力され、DTSAは、同期制御回路31に、オーディオデータは、オーディオデコーダ9に供給される。

【0061】同期制御回路31は、DTSV抽出回路30より入力された、ビデオデコーダ7がデコードを開始する時刻DTSVと、STCレジスタ26が输出する現在時刻STCを比較し、DTSVがSTCと一致した時点(図6のt₂)でビデオデコーダ7にデコードスタートを指令する。ビデオデコーダ7は、デコードスタートが指令されると、デコードを開始しビデオ信号を出力する。

【0062】同様にして、同期制御回路31は、DTSA抽出回路32より入力された、オーディオデコーダ7がデコードを開始する時刻DTSAと、STCレジスタ26がoutputする現在時刻STCを比較し、DTSAがSTCと一致した時点でオーディオデコーダ7にデコード

スタートを指令する。オーディオデコーダ9はデコードが指令されると、デコードを開始しオーディオ信号を出力する。

【0063】このようにして、DTSVとDTSA及びSCRを使用してビデオとオーディオの同期がとられたデコード開始がなされる。

【0064】次に、同期エラーが発生したときの動作について、図3を参照して説明する。図3(a)は、ビデオデコーダ7に入力されるビデオビットストリームを示す。これは、従来例の図7(a)と同じである。また、図3(a)の下部にはP12がデコードされる時刻をNとした、各ピクチャのデコードされるべき時刻が示されている。図3(a)中の矢印の下側がSTCの出力であり、上側がDTSV抽出回路30にて分離されたDTSVの値である。NTSC圏の場合、フレーム周波数が29.97Hzであるから、1ピクチャ当たりの時間は、90kHzのクロック数で表すと、90K/29.97=3003となる。ここではすべてのピクチャの先頭にDTSVが含まれると考える。図3(b)は、デコーダ7の出力の様子である。

【0065】ここで、図3(c)に示されているように、ビットストリーム中のXの部分に訂正不能エラーが生じ、P14のピクチャヘッダが失われてしまうと言う例を考える。この場合、同期制御回路31には時刻(STCレジスタ26からの信号)=N+6006に、DTSV=N+9009が入力される。同期制御回路31は両者の比較を行い、DTSVがSTCより3003だけ進んでいることから、ビデオのデコードに際してエラーが発生し、正常な時刻より丁度1ピクチャ分早まっていると判断する。

【0066】そして、同期制御回路32は、図3(e)に示されているように、ビデオデコーダ7に対し、1ピクチャ分のウェイトを指令する。この結果、図3(f)に示されているように、B13以降は正しい時刻にデコードが開始される。なお、ウェイトの間、ビデオ出力には直前の画像(=B11)が出力される。

【0067】オーディオの同期エラーについても、アクセスユニット単位で上記ビデオデコーダと同様の処理が行われて、エラーの修復が行われる。ただし、オーディオデコーダ9のコントロールに際してはその前後を含めた充分な時間をミュートとし、制御によって不快な音声がoutputされない様にする必要がある。

【0068】また、以上の実施例においては、訂正不能エラーによりピクチャスタートコードを失ったことを原因としたデコードの早まりにウェイトで対応した。この逆の例として、訂正不能エラーによりデータの一部を削除したことで、例えば間違ったピクチャスタートコードを生成してしまったことを原因としたデコードの遅れに対しては、1アクセスユニット分(1ピクチャ分)のデータをスキップすることをデコーダに指令することにより

対応できる。

【0069】なお、ビデオデコーダ7とオーディオデコーダ9との同期エラーの検出および修正だけであれば、DTSVとDTSAとを比較することで実現できる。

【0070】また、STCと各DTSを比較することにより各バッファのオーバーフロー／アンダーフローの対策が可能である。DTSV抽出回路30により分離され、同期制御回路31に入力されたDTSVとSTCレジスタ26より入力されたSTCを比較する。DTSVがSTCより大きい場合、ビデオのデコード処理がシステムの時刻より早まっていることであり、ビデオコードバッファ6Aのアンダーフローの危険がある。この場合はビデオデコーダ7に対してウェイトの指令を発行する等の方法を用いて対応すればよい。

【0071】また、DTSVがSTCより小さい場合、ビデオのデコード処理がシステムの時刻より遅いということであり、ビデオコードバッファ6Aのオーバーフローの危険がある。この場合にはビデオデコーダ7に対しスキップの指令を発行する等の方法を用いて対応すればよい。

【0072】オーディオに対しても同様である。ただし、オーディオデコーダ9のコントロールに際してはその前後を含めた充分な時間をミュートとし、制御によって不快な音声が出力されない様にする必要がある。

【0073】なお、特願平3-230975に開示された技術に基づく再生装置の場合、オーバーフロー対策は必要ない。

【0074】また、図1の実施例では、ビデオデコーダ7の直前にDTSV抽出回路30を設け、オーディオデコーダ9の直前にDTSA抽出回路32を設けているが、DTSVを抽出する機能を備えたビデオデコーダ、およびDTSAを抽出する機能を備えたオーディオデコーダを使用することも出来る。

【0075】また、上述の実施例においては、デコード開始時刻としてDTSV、DTSAを用いるようにしたが、PTS (Presentation Time Stamp) を用いることもできる。このPTSは、1部のパケットのパケットヘッダに配置されており、この値は当刻パケット内の最初のアクセスユニットで始まる部分が表示されるべき時刻を表している。オーディオデータにおいては、PTSとDTSが同一の値となり、ビデオデータにおいても簡単な計算によりPTSとDTSの相互の変換が可能である。

【0076】図4は、本発明のデータ再生装置の他の実施例の構成を示す。図4の実施例では、STCレジスタ26Aが計時(進行)/停止の2つのモードを有し、制御回路28Aが、多重化データ分離回路5Aの外に設けられて、ドライブ1にデータ再読み出し指令すなわちリトライ指令を与えること、ECC回路3からECCステータス信号を受けること、およびSTCレジスタ26A

に対して計時(進行)コマンドおよび停止コマンドを与える等の点で、図1の実施例と異なる。なお、図4の実施例と図1の実施例の同一部分には同一符号が付されている。

【0077】図4の実施例の再生動作中に、ユーザが入力部29を操作して一時停止を指定すると、その命令は制御回路28Aに伝えられる。制御回路28AはSTCレジスタ26Aに停止コマンドを送り、そのインクリメント動作を停止させる。この結果として、同期制御回路31に入力されるSTCが一定値を示すことになる。これはシステム全体の時計が止まっていることを示す。また同時に、制御回路28Aはドライブ1に対して読み出しを停止させる。

10 【0078】同期制御回路31は、DTSV抽出回路30から入力されたDTSV、およびDTSA抽出回路32から抽出されたDTSAをSTCとそれぞれ比較しその結果によりビデオデコーダ7及びオーディオデコーダ9を制御するが、STCレジスタ26から入力されるSTCが変化しない場合には、結果として各DTSの値が20 STCより大きくなる。この結果、同期制御回路31は各デコーダに対しウェイトの命令を与える。

【0079】ポーズ中に、入力部29に対して一時停止の解除が指令されると、その命令は制御回路28Aに伝えられる。制御回路28AはSTCレジスタ26Aに計時(進行)コマンドを送り、そのインクリメント動作を再開させる。また同時に、制御回路28Aはドライブ1に対して読み出しを再開させる。

30 【0080】図5を参照して、図4の実施例の動作について説明する。図5(a)は、ビデオビットストリームの入力及びデコード状態を示す。また、図5(a)下部にはP12がデコードされる時刻をNとした、各ピクチャのデコードされるべき時刻が書かれている。矢印下側がSTCの出力であり、上部がDTSV抽出回路30にて分離されたDTSVの値である。NTSC圏の信号を考えているため、1ピクチャ当たりの時間は、90kHzのクロック数で表すと、 $90K/29.97=3003$ となる。ここでは、すべてのピクチャの先頭にDTSVが含まれると考える。図5(b)は、出力の様子を示す。

【0081】ここで、図5(c)において、時刻N+8400の時刻にポーズが指令されたとする。この時刻から、ポーズが解除される時刻までSTCは、N+8000であり、一定値を保持する。ビデオデコーダ7は、P14デコード後にB13のデコードを開始しようとする。しかし同期制御回路31は入力されたDTSV=N+9009とSTC=N+8000を比較し、ビデオデコーダ7に対してウェイトを指令する。ウェイトの間ビデオデコーダ7の出力は、直前に出力していたP12となる。

【0082】オーディオデコーダ9に対しても、上記と同様の操作が行われる。ただしウェイトの間はミュート

とされる。

【0083】ポーズ状態は、入力部29にて一時停止が解除され、STCレジスタ26Aのインクリメントが再開されるまで継続する。これにより、STCレジスタ26Aを操作するだけで間接的にビデオデコーダ7およびオーディオデコーダ9の制御も行える。この方法のメリットは、同期制御回路31を経由した制御であるため、基本的に同期関係は保持されていることである。

【0084】図5(c)において、ポーズが解除されると、その時点からSTCのインクリメントが再開される。これにより次のデコードタイミングではSTC>DT SVとなり、デコードが再開される。

【0085】以上においては、ビデオデコーダ7およびオーディオデコーダ9の制御が同期制御回路31のみより行われるとしたが、入力部29あるいは制御回路28から各デコーダへ制御が行われるようとしても、同様の動作を実行することが出来ることはもとよりである。

【0086】また、上記実施例においては、STCレジスタ26Aのインクリメント・スタート/ストップのタイミングがビデオデータのデコードタイミングと関係ないため、ポーズ解除後にDT SVとSTCの関係がずれ、図5(c)に示すように、DT SV=N+9009の時刻にSTC=N+10000となる。

【0087】この対策として、ビデオデコーダ7等が発生する、映像同期信号を同期制御回路31あるいはSTCレジスタ26Aあるいは制御回路28Aに入力すればよい。こうすることにより、ポーズの設定/解除のタイミング(=STCのインクリメント)を映像同期信号に同期させることが出来る。これにより、DT SVとSTCの関係を保存することができる。

【0088】また、間欠的に一時停止/解除を繰り返すことによってスローフォワード動作を行うことが出来る。つまり入力部29に対してスローフォワードモードが指定されるとその命令は制御回路28Aに伝えられる。制御回路28Aは指定されたスローフォワードの速さに従い、間欠的に一時停止/解除を繰り返す。例えば1/2倍速の場合には1:1の割合で一時停止/解除を繰り返すことで実現できる。

【0089】ドライブ1に対して衝撃が与えられ、ドライブ1内の図示せぬピックアップサーボが乱れ、これによりデータ再生に不具合が生じたとする。このデータは復調回路2を経てECC回路3に供給される。ECC回路3においては入力されたデータの冗長部分を利用してエラー訂正を行うが、ここでは衝撃が強すぎて該当部分のデータが訂正できなかったとする。

【0090】訂正不能が発生したという情報および、訂正不能が発生した場所(セクタ番号)は、ECC回路3から制御回路28Aに伝えられる。制御回路28Aは、この情報を受け、データ読み出しのリトライを行う。

【0091】まず、制御回路28Aは、多重化データ分

離装置5A以降を一時停止モードにする。例えば、図4の実施例においては、STCレジスタ26Aにコマンドを送り、そのインクリメント動作を停止させる。これにより上述したようにデコーダ側すなわちビデオデコーダ7およびオーディオデコーダ9は、一時停止する。

【0092】同時に、制御回路28Aは、ドライブ1に対してコマンドを送り、訂正不能の発生した場所(セクタ)の読み出しのリトライを行う。これにより、バッファ6Aおよび8Aのアンダーフローの危険なしに、データ読み出しのリトライが可能である。このような方法を取った場合には瞬間に画像が停止し、音が途切れるだけであるので、ユーザに与える不快感は小さい。

【0093】**【発明の効果】**本発明の第1のデータ再生装置によれば、ビデオデータと、ビデオデコード手段がデコードを開始する時刻を示すビデオタイミングデータとを含む入力データから、ビデオデコード手段の直前または内部において、ビデオタイミングデータを抽出し、抽出したビデオタイミングデータと基準タイミング信号とを比較するようにしたので、ビデオデコード手段の直前まで、ビデオデータとビデオタイミングデータとの時間関係が保存されるから、ビデオデコーディングの同期が容易に確保される。

【0094】また、オーディオデータと、オーディオデコード手段がデコードを開始する時刻を示すオーディオタイミングデータとを含む入力データから、オーディオデコード手段の直前または内部において、オーディオタイミングデータを抽出し、抽出したビデオタイミングデータと基準タイミング信号とを比較することにより、オーディオデコード手段の直前まで、オーディオデータとオーディオタイミングデータとの時間関係が保存されるから、オーディオデコーディングの同期が容易に確保される。

【0095】また、上記抽出されたビデオタイミングデータと上記抽出されたオーディオタイミングデータとを比較することにより、どの程度の同期エラーが発生したかを正確に知ることができ、比較結果に基づいてビデオデコード手段またはオーディオデコード手段を制御することにより、同期エラーを修正できる。

【0096】さらに、ビデオデコード手段の前段に、ビデオデータを記憶するビデオバッファが設けられる場合には、ビデオタイミングデータと基準タイミング信号との比較することにより、ビデオバッファのアンダーフロー/オーバーフローの状態を知ることか可能であり、オーディオデコード手段の前段に、オーディオデータを記憶するオーディオバッファが設けられる場合には、オーディオタイミングデータと基準タイミング信号との比較することにより、オーディオバッファのアンダーフロー/オーバーフローの状態を知ることが可能である。

【0097】本発明の第2のデータ再生装置によれば、

一時停止指令およびその解除に応じて、ビデオデコード手段およびオーディオデコード手段のデコーディングを停止させ進行させるようにしたので、一時停止後のビデオデータとオーディオデータとの同期の回復が容易となる。

【0098】本発明の第3のデータ再生装置によれば、ビデオデコード手段およびオーディオデコード手段のデコーディングを一時停止させて、ドライブ手段によるデータの再読み出しを行うようにしたので、データ再読み出しすなわちリトライによるアンダーフローの発生を防止することができる。

【0099】本発明のデータ再生方法によれば、データ供給側においてエラーが発生した場合に、データ消費側を一時停止状態として、データ供給側によるデータ供給の再試行を行わせるようにしたので、データ供給の再試行によるアンダーフローの発生を防止することができる。

【図面の簡単な説明】

【図1】本発明のデータ再生装置の一実施例の構成を示すブロック図である。

【図2】図1のオーディオコードバッファ8Aの一構成例を示す図である。

【図3】図1の実施例の動作を説明するタイミングチャートである。

【図4】本発明のデータ再生装置の他の実施例の構成を示すブロック図である。

【図5】図4の実施例において、ボーズが指令されないときのデコーダの入力および出力、並びにボーズが指令されたときのデコーダの入力および出力を示す図である *

(10) 18
* る。

【図6】従来のデータ再生装置の一例の構成を示すブロック図である。

【図7】図6の例の多重化ビットストリームを説明する図である。

【図8】図6の例の動作を説明するタイミングチャートである。

【図9】図6の従来例における同期エラーの発生を説明する図である。

10 【図10】ボーズ設定直後のビデオ出力およびオーディオ出力の関係、ならびにボーズ解除直後のビデオ出力およびオーディオ出力の望ましい関係を示す図である。

【符号の説明】

1 ドライブ

4 リングバッファ

5 A 多重化データ分離装置

6 A ビデオコードバッファ

7 ビデオデコーダ

8 A オーディオコードバッファ

9 オーディオデコーダ

21 A データ分離回路

26, 26 A S T C レジスタ

27 クロック発生回路

28, 28 A 制御回路

29 入力部

30 D T S V 抽出回路

31 同期制御回路

32 D T S A 抽出回路

20

21

26

27

28

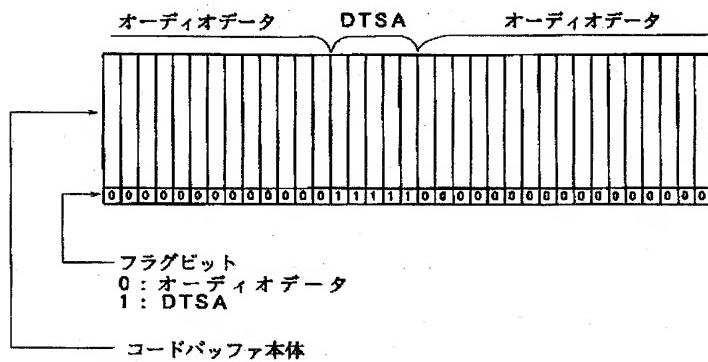
29

30

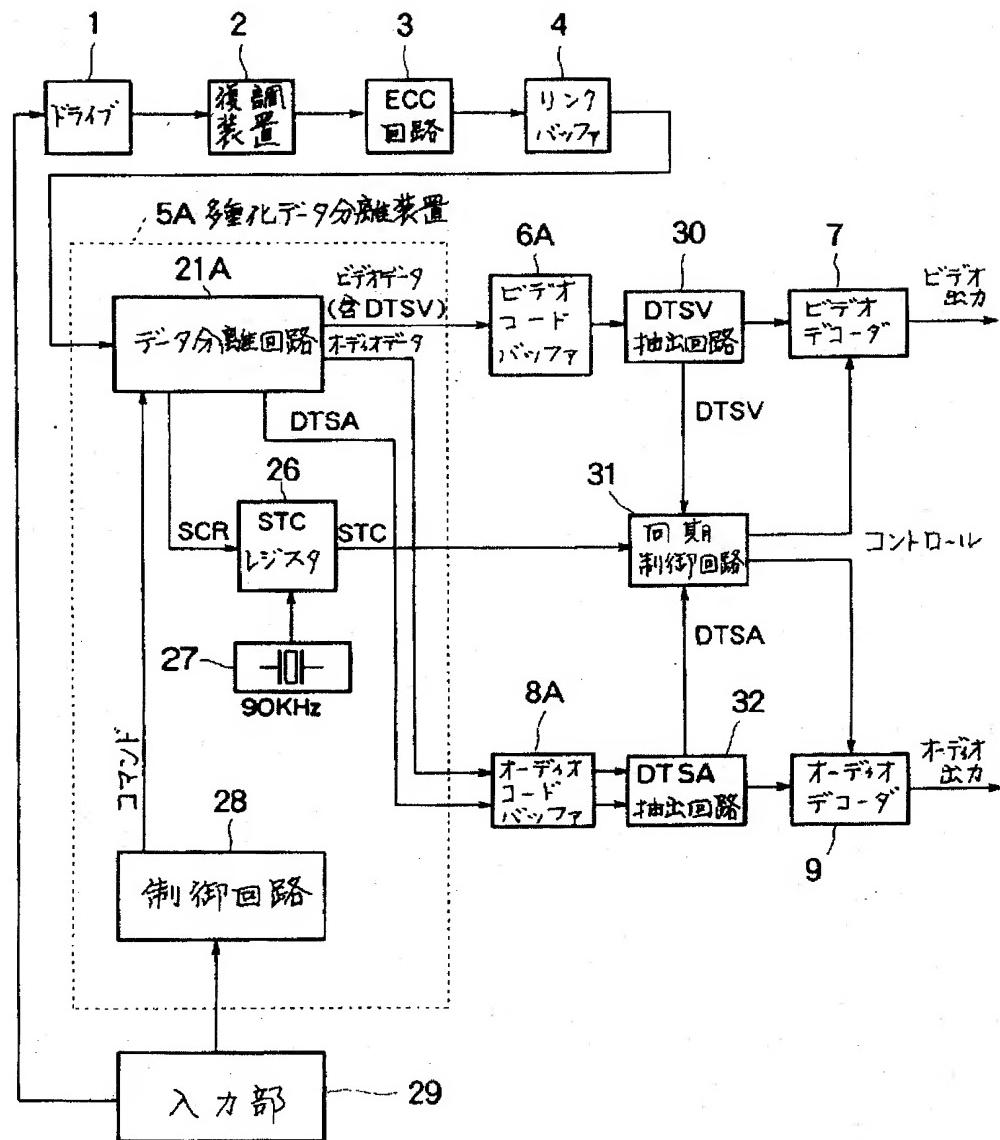
31

32

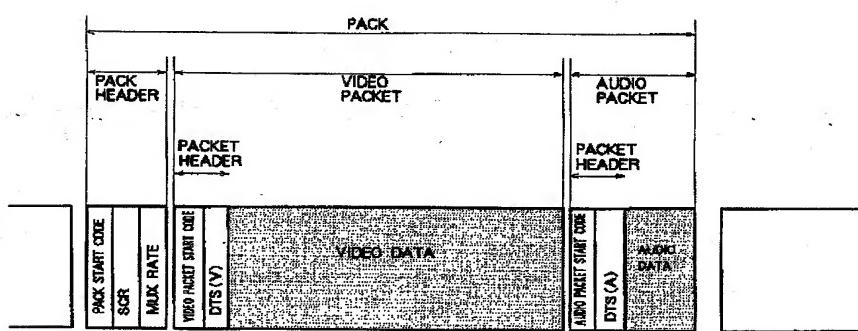
【図2】



【図1】

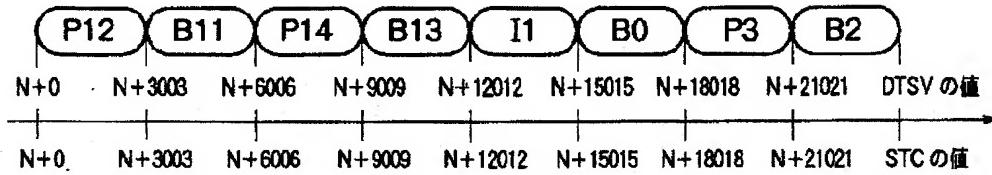


【図7】



【図3】

(a)ビデオビットストリーム(デコーダ入力、デコード)



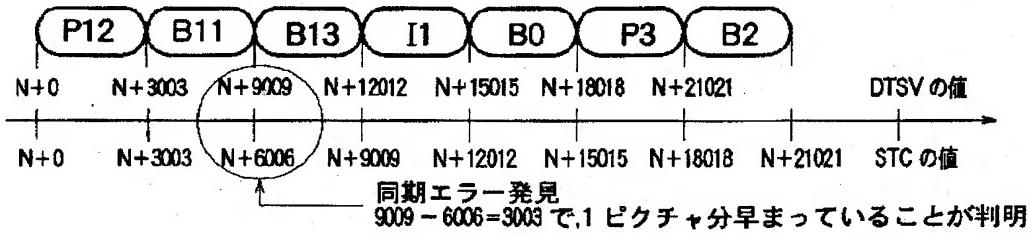
(b)デコーダ出力、表示



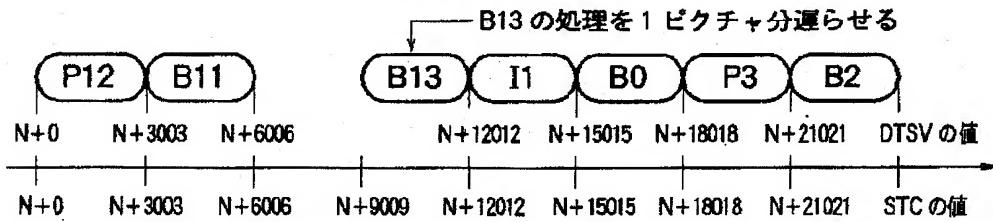
(c)ビデオビットストリーム(エラー発生)



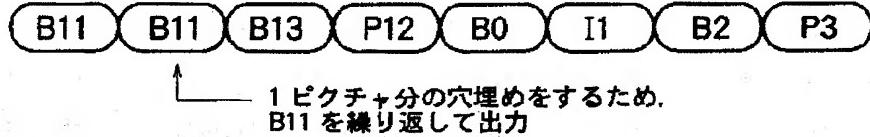
(d)エラービットストリーム入力



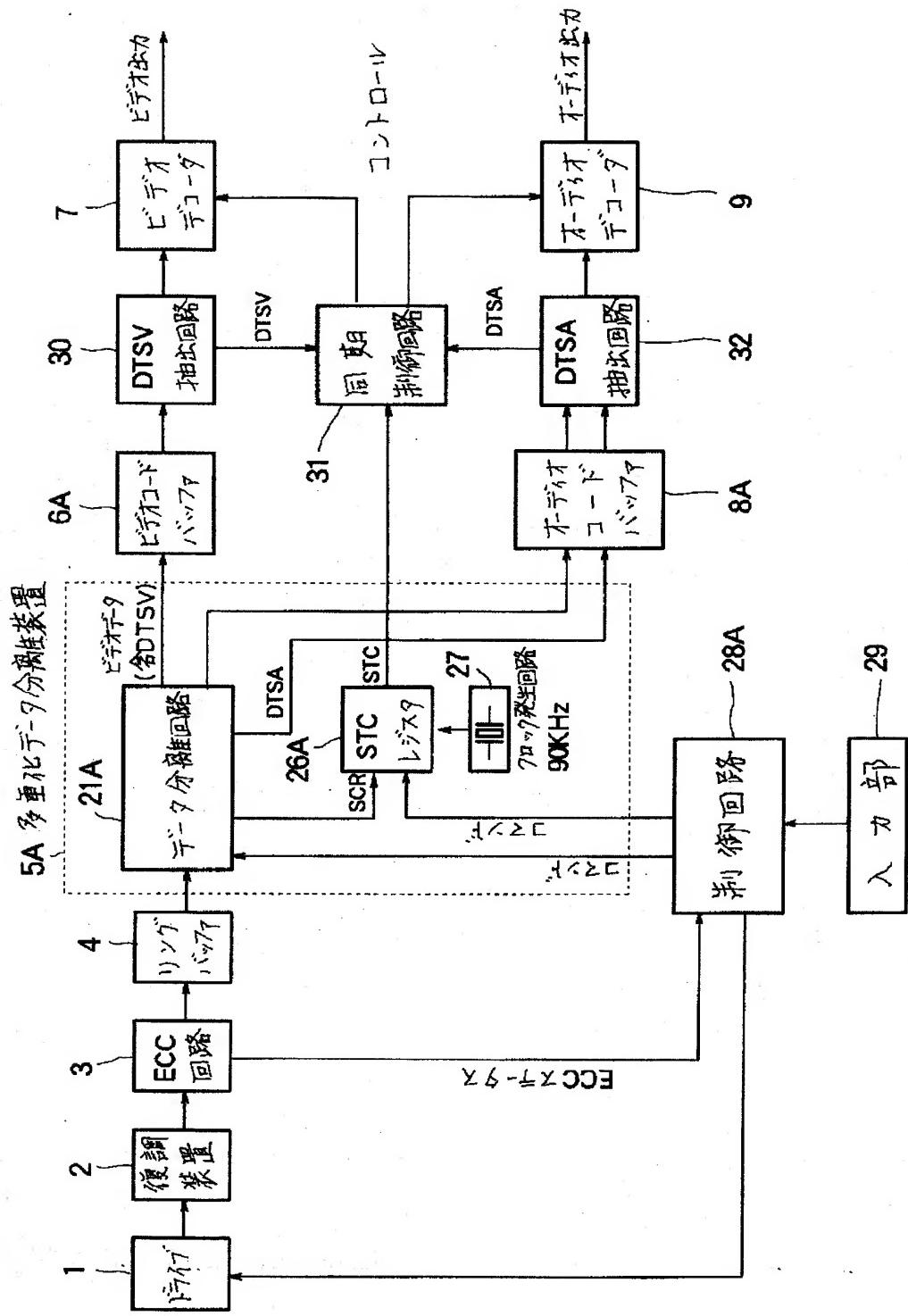
(e)エラービットストリーム処理



(f)デコーダ出力、同期エラー修復済み

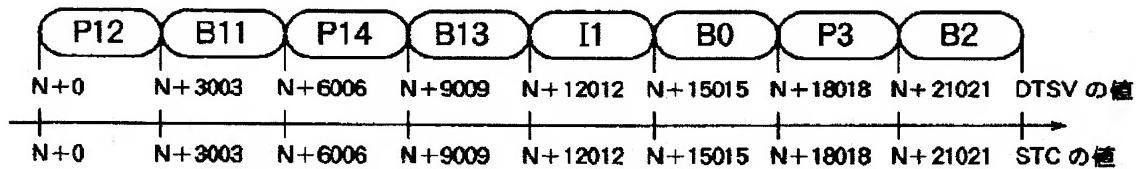


【図4】



【図5】

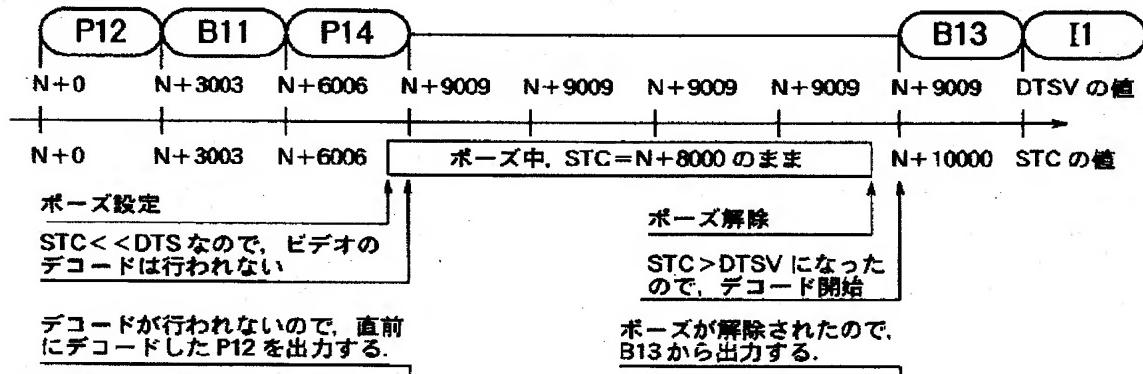
(a)ビデオビットストリーム、デコーダ入力、デコード



(b)デコーダ出力、表示



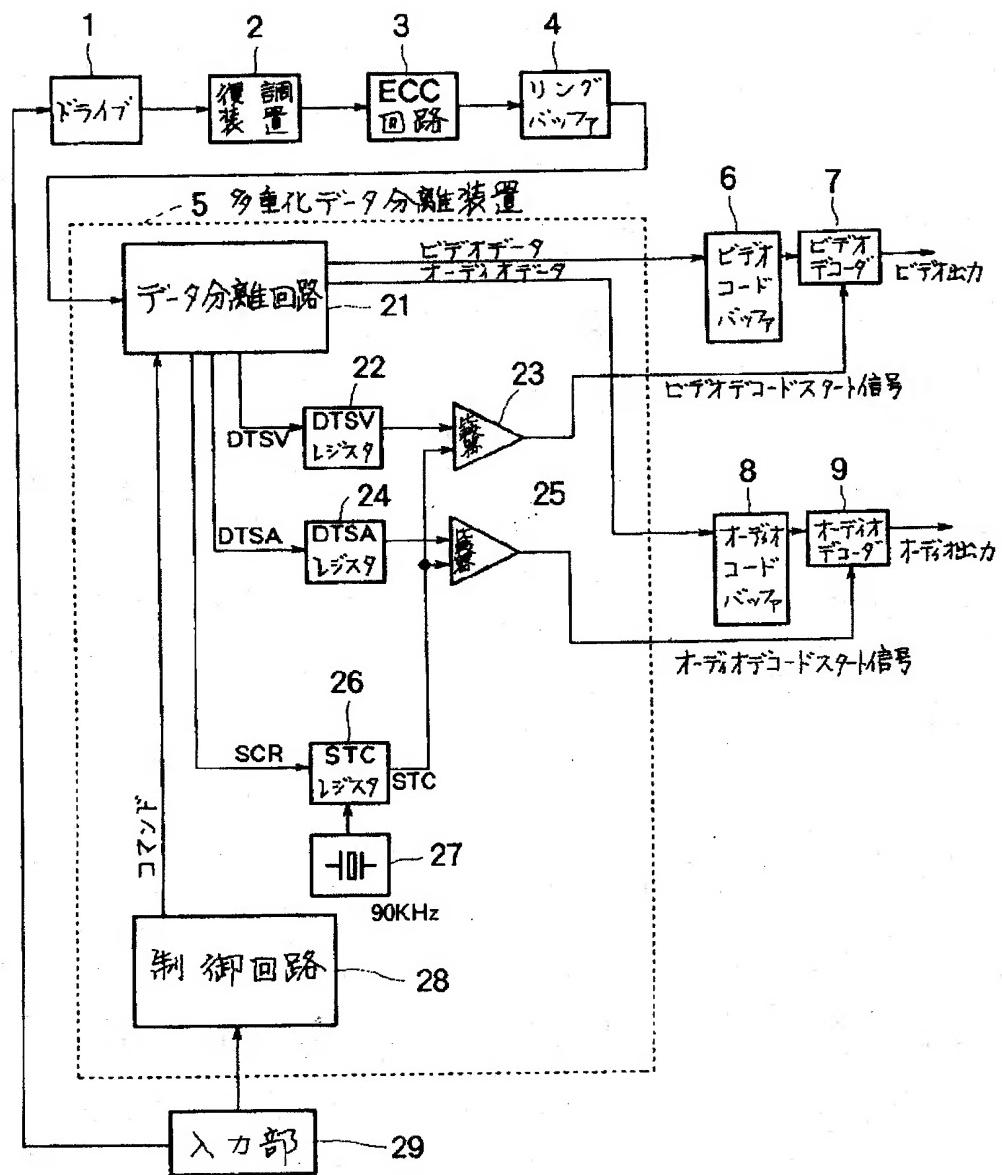
(c)ポーズ



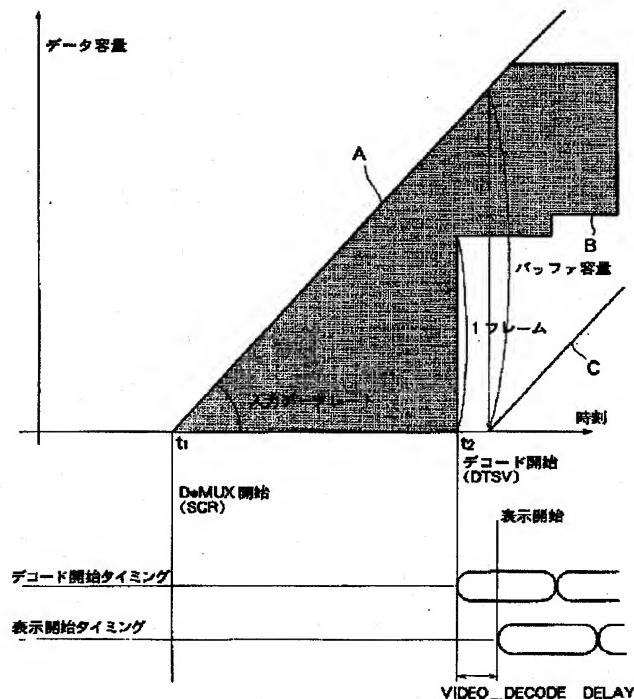
(d)デコーダ出力、表示



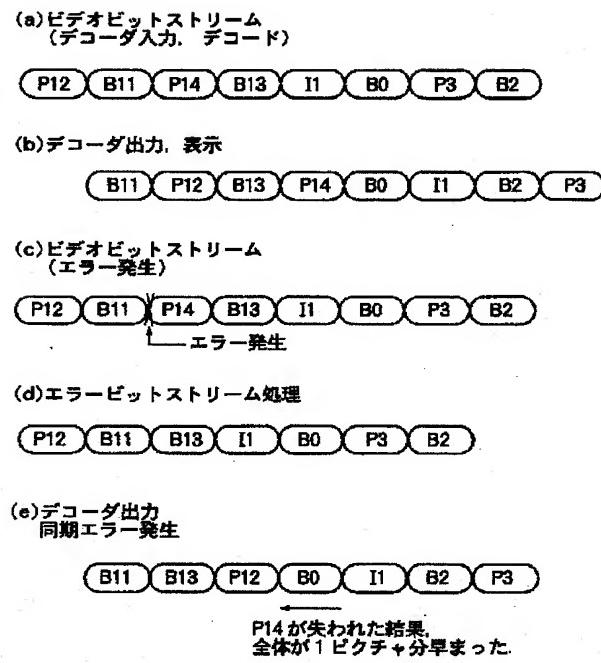
【図6】



【図8】



【図9】



【図10】

